

高周波 EMI ノイズを低減する 超高速スイッチング素子駆動回路の開発

小松 宏禎* 野口 季彦 (長岡技術科学大学)

Development of Drive Circuits for Super High-Speed Switching Devices to Reduce High-Frequency EMI Noise

Hiroyoshi Komatsu*, and Toshihiko Noguchi (Nagaoka University of Technology)

Abstract

This paper describes a drive circuit which is capable to drive super high-speed power switching devices with suppression of a high-frequency EMI noise. When the super high-speed switching devices such as SiC-MOSFETs are operated in a power converter, their high dv/dt rate in the rise time and the fall time causes a high-frequency common-mode current in the drive circuit through an isolated transformer due to its parasitic capacitance between the primary and the secondary windings. In addition, signal isolation elements such as opto-couplers can be transferring paths of the common-mode current. In order to overcome the problems, a toroidal multi-core transformer is proposed in the paper to reduce the parasitic capacitance and to enhance the current capability to drive the super high-speed switching devices at the same time. A prototype was developed to examine experimentally effects of the toroidal multi-core transformer. As a result, the peak value of the common-mode current was suppressed down to 1/4, compared with that of a standard utility power transformer.

キーワード : EMI ノイズ, 駆動回路, 超高速スイッチング素子, ハーフブリッジインバータ
(EMI noise, drive circuits, super high-speed switching device, half bridge inverter)

1. まえがき

今後、パワーエレクトロニクス分野では、SiC-MOSFET のような電力用超高速スイッチング素子が実用化され、広く普及していくと考えられる。従来の Si を主材料とするスイッチング素子と比べて SiC-MOSFET には高耐圧、高温動作、高速スイッチング、低損失駆動など従来の素子を遥かに凌駕する動作特性が期待されている。これにより SiC-MOSFET が実用化されれば電力変換器に不可欠なヒートシンクやコンデンサ、リアクトルなどの周辺部品も小型軽量化でき、装置全体のパワー密度向上に大きく寄与する。しかし、SiC-MOSFET では高耐圧化を行おうとすると、その構造上の理由から接合容量が増加する。したがって、大容量の高周波電力変換器を実装する場合、回路上の浮遊容量が増加するために、従来の回路実装法やノイズ対策を再検討する必要に迫られる。また、このような問題は主回路だけでなく駆動回路や制御回路にも波及し、ノイズの影響を受けて最悪の場合、主素子の誤点弧にも繋がる。

そこで、本稿では超高速スイッチング素子駆動回路に着目して高周波 EMI ノイズ対策の検討を行い、その効果を実験的に検証する。特に、主素子の高 dv/dt スwitching動作

によって駆動回路中の絶縁部分で問題が生じ、駆動回路用絶縁電源については絶縁トランスの一次、二次間に存在する寄生容量が高周波 EMI ノイズの伝播ルートになる。また、駆動回路と制御回路間の絶縁についても、信号伝送用光絶縁素子の一次、二次間で同様の問題が起こる。そこで、本研究では駆動回路における高周波 EMI ノイズの伝播を低減するために、トロイダルマルチコアトランスを用いた絶縁電源と、光ファイバモジュールを用いた制御信号の絶縁伝送回路を検討し、寄生容量の大幅な低減を目論む。特に前者は複数のトロイダルコアトランスの一次側を直列、二次側を並列とすることにより、主素子の超高速スイッチングに必要な電流供給能力も合わせもつ。このような駆動回路を用いてスイッチング周波数 1 MHz のハーフブリッジインバータを構成し、その動作検証を行うとともに高周波 EMI ノイズ対策の評価も行う。

2. 駆動回路に関する事前検討

〈2-1〉高周波 EMI ノイズと寄生容量

高周波 EMI ノイズと密接な関係をもつ回路要素として駆動回路用絶縁電源のトランス一次、二次間に存在する寄生容量に着目する。一般に市販されている商用電源トランス

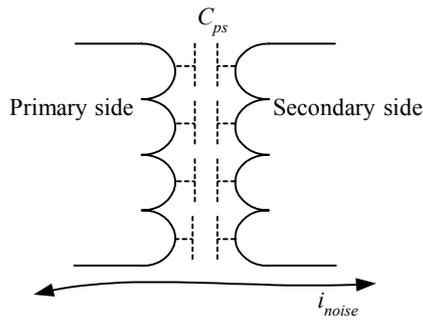


図1 トランス一次、二次間の寄生容量

Fig. 1. Parasitic capacitance between primary-side and secondary-side.

やDC-DCコンバータのスイッチングトランスは、磁氣的結合を強くするために巻線間が非常に緊密になっているものが多い。このため、図1に示すようにトランス一次、二次間には大きな寄生容量 C_{ps} が存在する。式(1)から推測できるように、 dv/dt が大きな高周波・高速スイッチング動作においては、 C_{ps} の増加はトランス一次、二次間を貫通するノイズ電流 i_{noise} の増大を招く。したがって、磁氣的結合が大きなトランスは高周波成分に対して絶縁が不十分であるといえる。

$$i_{noise} = C_{ps} \frac{dv}{dt} \quad (1)$$

前述のように C_{ps} はノイズ電流の伝播経路になることから、高周波EMIノイズを低減する一つの方策として絶縁部分の C_{ps} を限りなく小さくすることが必要となる。そこで、駆動回路用絶縁電源として磁氣的結合を保ちつつ、トランス一次、二次間の C_{ps} を小さくするトロイダルマルチコアトランスを採用する。本稿ではトロイダルコア(TDK製H5C2 T14×3.5×7)を用いて一次側：6直列、二次側：6並列のトランスを構成し、フォワード形DC-DCコンバータ(2出力)に利用した。提案する駆動回路の詳細については後述する。

ここで提案回路に用いるトロイダルコアトランスとその他のトランスについて一次、二次間の C_{ps} を比較する。比較検討対象は、一般的な商用電源トランス、そしてトロイダルコアと同じ材質(TDK製H5C2)のコア(TDK製H5C2 RM10Z-12)を用いたフォワードコンバータ(FWC)並びにリンギングチョークコンバータ(RCC)用に設計したスイッチングトランスである。全てのトランスは同程度の回路設計仕様に基づいて巻数、コア体積(磁路長、磁路断面積)、導体などが決定されている。以下に各トランスの仕様を示す。

- ・トロイダルコアトランス (1個当たり)
 - 一次側巻数：12ターン
 - 二次側巻数：6ターン+6ターン (±8V 2出力)
 - 電流：2A
- ・商用電源トランス
 - 一次側電圧：0, 200, 220V
 - 二次側電圧：0, 8, 10, 12, 16V

表1 各種トランスの一次、二次間の寄生容量

Table 1. Parasitic capacitance between primary-side and secondary-side of transformers.

	Exciting Frequency (kHz)	Parasitic Capacitance (pF)
Toroidal Core Transformer (per unit)	1000	3.65
	100	3.99
	10	4.44
Standard Utility Power Source Transformer	1000	89.6
	100	91.3
	10	97.0
FWC Transformer	1000	33.1
	100	33.4
	10	34.0
RCC Transformer	1000	48.8
	100	49.2
	10	49.8

電流：2A

・FWCトランス

一次側巻数：26ターン

二次側巻数：3ターン+3ターン (±8V 2出力)

電流：2A

・RCCトランス

一次側巻数：44ターン

二次側巻数：3ターン+3ターン (±8V 2出力)

電流：2A

ゲート巻線：4ターン

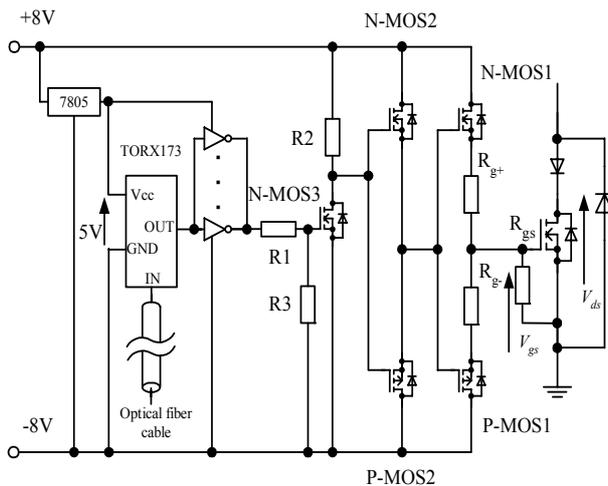
制御巻線：2ターン

表1にそれぞれのトランス一次、二次間に存在する寄生容量の測定結果を示す。測定にはLCRメータ(HIOKI製3532 LCR HiTESTER)を用い、励磁周波数を10kHz, 100kHz, 1MHzとした。表1のトロイダルコアトランスの測定値は1個当りの値であり、今回は二次側で6個のトロイダルコアトランスを並列接続するため寄生容量はその6倍、即ち21.9~26.6pFとなる。この値と他のトランスの測定値を比較すると、商用電源トランスは3.9倍、FWC用スイッチングトランスは1.4倍、RCC用スイッチングトランスは2倍の寄生容量をもつことがわかる。

以上の測定結果から、同じ dv/dt でスイッチングする主素子にトロイダルコアトランスを用いる提案駆動回路を適用した場合、トランス一次、二次間の寄生容量の低減率に比例して、ノイズ電流の抑制も可能であると考えられる。また、広く普及しているスイッチングトランスと比較した場合、巻数が必然的に増える構造をもつRCCトランスは、一次、二次間の寄生容量が大きくなるので、高周波EMIノイズの抑制には不利である。

〈2・2〉高周波EMIノイズ対策の指針

超高速スイッチング素子を主素子として使用し、高周波・高速ハードスイッチングインバータを実装する際、そ



N-MOS1: FDS6690A, P-MOS1: FDS4435, N-MOS2: FDS6630A
P-MOS2: FDS9435A, N-MOS3: IRLMS1503

図 2 駆動回路の構成

Fig. 2. Circuit configuration of drive circuit.

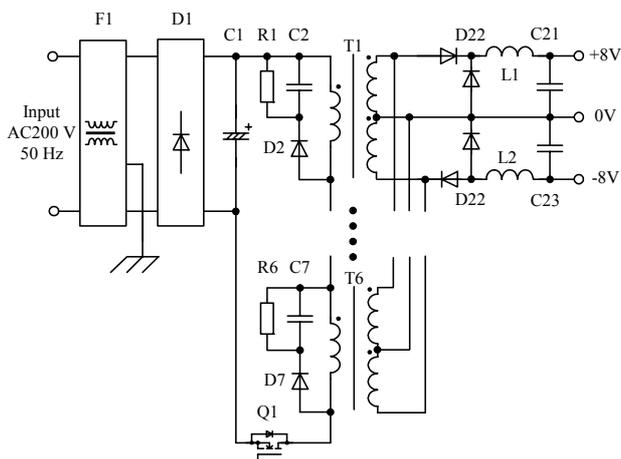


図 3 駆動回路用絶縁電源の構成

Fig. 3. Circuit configuration of isolated power supply for drive circuit.

の駆動回路に対して種々の性能、動作特性が要求される。まず、主素子を高速にターンオン、ターンオフできる回路であること、そして高周波・高速スイッチング動作環境下においても EMI ノイズの伝播を抑制し十分な回路絶縁を確保できることである。これら 2 点の基本的な要求を満足するために、駆動回路の実装では以下の方策が有効であると考えられる。

- ① 駆動回路用絶縁電源の絶縁にはトロイダルコアトランスを用いて、トランス一次、二次間の寄生容量を低減する。
- ② 複数のトロイダルコアを用いてマルチコア化し、一次側を直列接続、二次側を並列接続することにより、超高速スイッチング動作を実現できるだけの十分な電流供給能力を付与する。
- ③ 駆動回路の近傍には周波数特性の良いセラミックコ

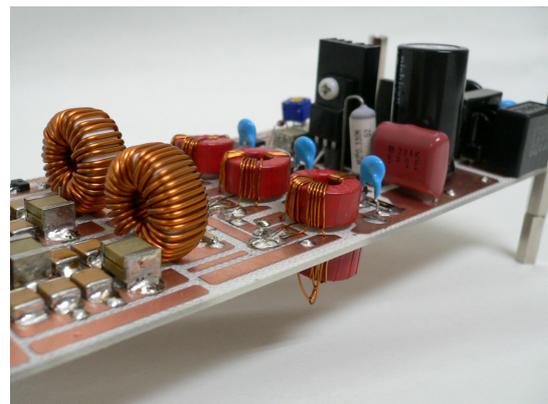


図 4 駆動回路用絶縁電源の写真

Fig. 4. Photograph of isolated power supply for drive circuit.

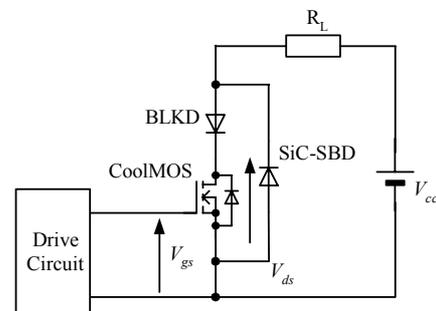


図 5 スイッチング特性の試験回路

Fig. 5. Test circuit for switching characteristics.

ンデンサを多数配置して超高速スイッチング動作時のピーク電流に対応する。

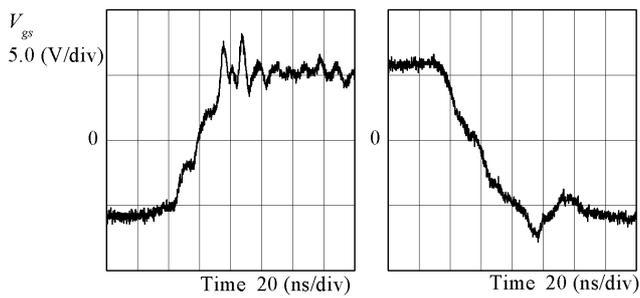
- ④ 駆動回路と制御回路間の絶縁には光ファイバを用いて寄生容量の低減を行う。
- ⑤ 両面プリント基板のパターンを工夫することにより、電流経路の対称性を確保しつつ低インピーダンス化を図る。

3. 駆動回路の構成と動作特性

③・1) 回路構成

図 2 に超高速スイッチング素子の駆動回路、図 3 に駆動回路用絶縁電源の回路構成を示す。ここではこれらを組み合わせて駆動回路とし、両面プリント基板上に実装した。基板上的パターンはいずれも可能な限り太く短くし、正負の回路パターンが対称となるように設計した。図 4 に試作した駆動回路用絶縁電源の写真を示す。このようにマルチコア化したトロイダルコアトランスはプリント基板の表裏にそれぞれ 3 個実装されている。

図 2 の駆動回路に用いる MOSFET には、ゲート電荷量が小さく、高速スイッチングが可能なものを選定した。前述のように駆動回路と制御回路間の絶縁には、寄生容量を低減して、高速にゲート信号を伝送できる光ファイバモジュール (TOSHIBA 製 TOTX173, TORX173) を採用した。ま



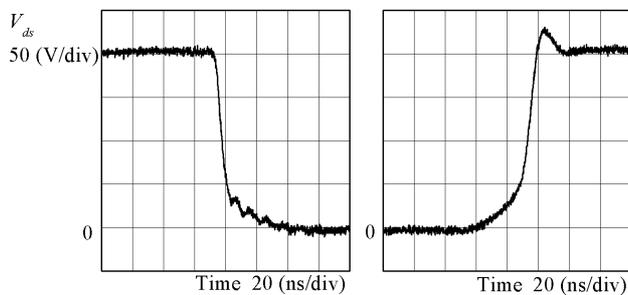
(a) ターンオン時 (b) ターンオフ時

図 6 ゲート電圧波形

Fig. 6. Gate voltage waveforms.

(a) Turn on.

(b) Turn off.



(a) ターンオン時 (b) ターンオフ時

図 7 ドレイン・ソース間電圧波形

Fig. 7. Drain-source voltage waveforms.

(a) Turn on.

(b) Turn off.

た、MOSFET のドレイン周辺には超高速スイッチング動作時のピーク電流に対応するために、 $47 \mu\text{F}$ のセラミックコンデンサを 2 個、 $10 \mu\text{F}$ のセラミックコンデンサを 14 個実装した。

図 3 の駆動回路用絶縁電源は一般的なフォワード形 DC-DC コンバータの回路構成をとっており、入力 AC 200 V、スイッチング周波数 400 kHz、出力 +8 V、-8 V としている。また、+8 V の出力については出力電圧の安定化を図るためにスイッチングトランスの一次側へフィードバックしている。一般的な絶縁電源に用いられるトランスは磁氣的結合の度が高く、高周波に対しては絶縁が不十分であるため、前述のとおり図 3 のスイッチングトランスにはトロイダルコア (TDK 製 H5C2T14 \times 3.5 \times 7) を採用した。ここでは、トロイダルコアトランスを 6 個用いて一次側を直列接続、二次側をそれぞれの出力端子で並列接続しており、磁束密度を 0.3 T とした。

〈3・2〉動作特性

駆動回路の動作確認を行うため、SiC-MOSFET に代わって模擬的に高速スイッチングが可能な CoolMOS (Infineon

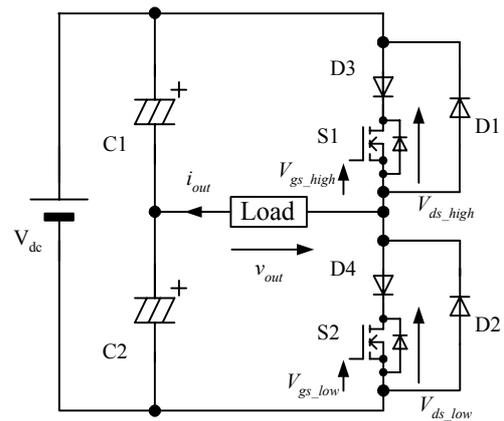


図 8 ハーフブリッジインバータの回路構成

Fig. 8. Circuit configuration of half bridge inverter

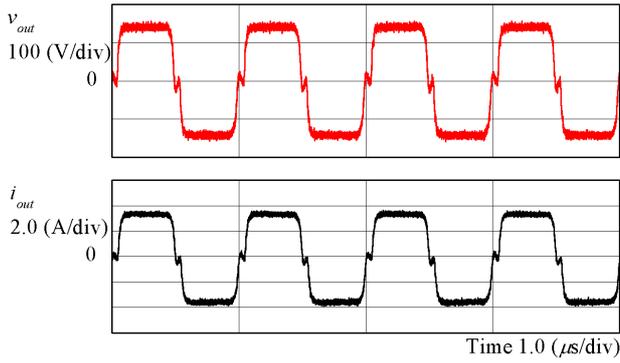
製 IPW60R165CP) を主素子として駆動した。ただし、逆回復時間が 390 ns と遅い CoolMOS のボディダイオードを使用しないようにするため、図 5 に示すようにブロッキングダイオード BLKD (新電元製 F10LC30) と逆並列還流ダイオード SiC-SBD (Infineon 社製 SDT06S60) を付加している。電源電圧 $V_{cc} = 200 \text{ V}$ 、負荷 $R_L = 50 \Omega$ 、スイッチング周波数 $f_{sw} = 1 \text{ MHz}$ 、ゲート抵抗 $R_g = 0.75 \Omega$ として各種動作波形を観測した。

図 6 はターンオン、ターンオフ時のゲート電圧波形 V_{gs} である。ターンオン時の立ち上がり時間 (10 \rightarrow 90%) は 27.6 ns、ターンオフ時の立ち下がり時間 (90 \rightarrow 10%) は 37.1 ns であり、高速なゲート電圧動作が確認された。いずれの場合もドレインの電位変化がドレイン・ゲート間の寄生容量を通じてゲート電圧に影響し、オーバーシュートの原因となっている。図 7 はターンオン、ターンオフ時のドレイン・ソース間電圧 V_{ds} である。ターンオン時の立ち下がり時間は 15.6 ns、ターンオフ時の立ち上がり時間は 21.1 ns であった。これらのスイッチング特性より、ハーフブリッジインバータを実装した場合の上下アーム短絡防止期間 (デッドタイム) は 100 ns 以下に設定することができる。スイッチング周波数が 1 MHz の場合、そのデッドタイムによる影響は 10 % 以下であるが、インバータ出力電圧波形の低次高調波含有率を増大させる原因となる。

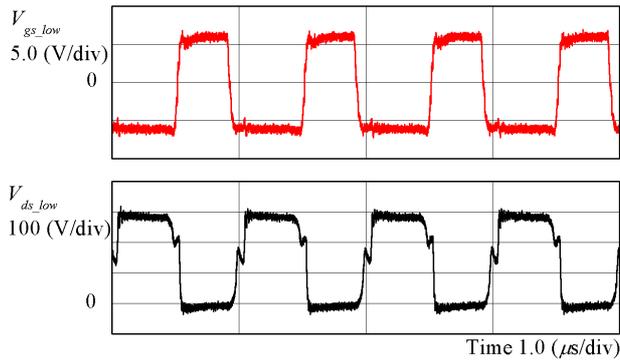
4. ハーフブリッジインバータの動作特性

前述の駆動回路を用いてハーフブリッジインバータを実装した。図 8 にハーフブリッジインバータの回路構成を示す。主素子 S1, S2 には CoolMOS (Infineon 製 IPW60R165CP)、還流ダイオード D1, D2 には SiC-SBD (Infineon 製 SDT06S60)、そしてブロッキングダイオード D3, D4 にはファーストリカバリーダイオード (新電元製 F10LC30) を用いた。

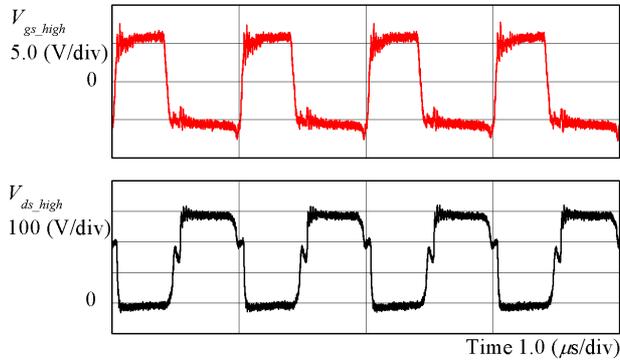
ハーフブリッジインバータの動作確認を行うために、直流バス電圧 280 V、スイッチング周波数 1 MHz、オンデュー



(a) 出力波形



(b) ゲート電圧波形, ドレイン・ソース間電圧波形 (下アーム)



(c) ゲート電圧波形, ドレイン・ソース間電圧波形 (上アーム)

図9 ハーフブリッジインバータの動作波形

Fig. 9. Operation waveforms of half bridge inverter.

(a) Output waveforms.

(b) Gate voltage and drain-source voltage waveforms (low-side).

(c) Gate voltage and drain-source voltage waveforms (high-side).

ティ 50%, デッドタイム 70 ns, 負荷 (無誘導抵抗) 37.5 Ω, スナバ回路なしの条件で運転を行った。図 9 に各種動作波形を示す。図 9(a)は出力電圧 v_{out} , 出力電流 i_{out} 波形であり, 1 MHz の方形波電圧および電流が確認され, 良好なスイッチング動作が得られた。この波形の 0 V, 0 A 付近に見られる歪はデッドタイムの影響によるものである。図 9(b), (c) はそれぞれ下アーム, 上アームのゲート電圧 V_{gs} , ドレイン・ソース間電圧 V_{ds} 波形である。ゲート電圧波形には高周波ス

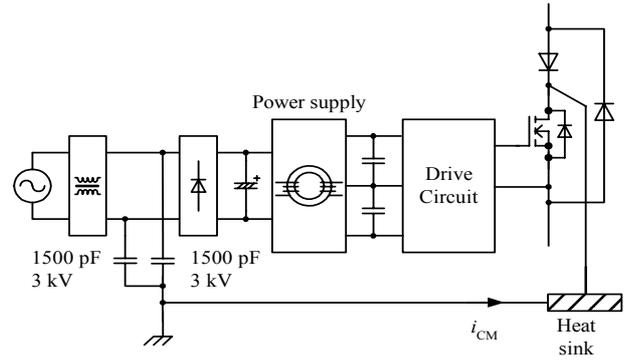
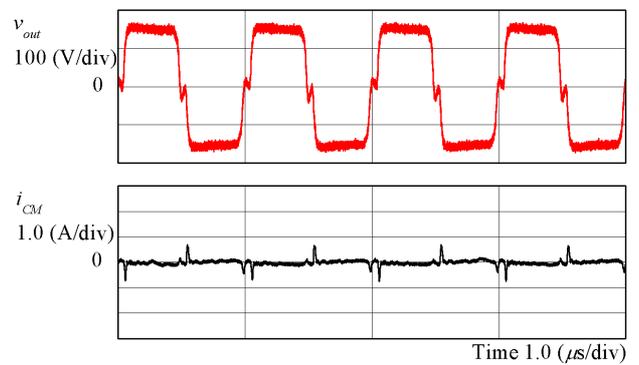
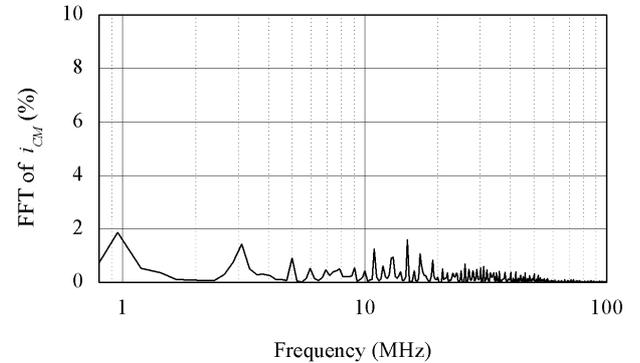


図10 コモンモード電流の測定

Fig. 10. Measurement of common-mode current.



(a) 出力電圧 v_{out} とコモンモード電流 i_{CM}



(b) コモンモード電流 i_{CM} の FFT 解析

図11 提案する駆動用絶縁電源を用いた場合のコモンモード電流

Fig. 11. Common-mode current when using proposed isolated power supply.

(a) Output voltage and common-mode current.

(b) FFT analysis result of common-mode current.

イッチングに伴う波形の歪がみられるが, 誤点弧を生じることにはなかった。ドレイン・ソース間電圧波形においてターンオンとターンオフとで, デッドタイム期間中 MOSFET に印加される電圧が異なっている。これは各アームのブロッキングダイオードに接合容量があるためで, その容量の充放電動作がターンオン時とターンオフ時で異なるからである。

5. ノイズ電流の測定と対策の効果

ハーフブリッジインバータを動作させた場合に、駆動回路内のノイズ電流を観測するために図 10 の回路を用いた。ハーフブリッジインバータの運転条件は前項に示したものと同一である。ハーフブリッジインバータの各アームでは、主素子のドレインが熱伝導性絶縁シートを介してヒートシンクに密着してあり、ヒートシンクは筐体とともにアースに接地されている。そこで、ヒートシンクと筐体を同電位とし、駆動回路を含めて高周波成分に対してのみループを形成する回路を設けて、コモンモード電流 i_{CM} を観測した。測定されるアームでは絶縁シートを取り外してドレインとヒートシンクを同電位とする。

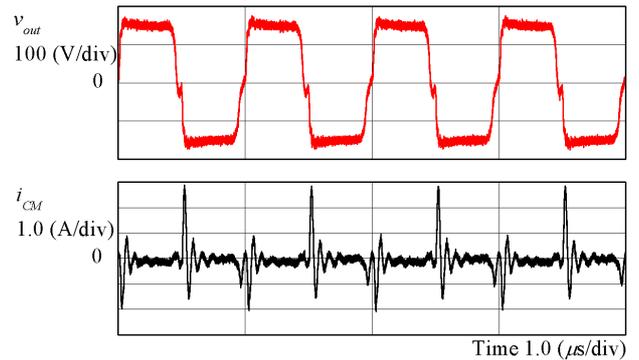
測定はすべて 20GS/s のオシロスコープ (Tektronix 製 TDS7404B) を使用して行い、電流の測定には周波数帯域 100MHz の電流プローブ (Tektronix 製 TCP312) を用いた。

図 11(a)に出力電圧 v_{out} と下アームについて観測したコモンモード電流 i_{CM} の波形を示す。コモンモード電流は上アーム、下アームのターンオン時にピーク値を示しており、そのピーク値は同図からわかるように 0.7 A である。コモンモード電流を FFT 解析した結果を図 11(b)に示す。この結果は FFT 解析を行った後、1 MHz の基本波周波数電流振幅で規格化したものである。1 MHz 付近の周波数以外に 3 MHz, 11 MHz, 15 MHz の高周波周波数成分がそれぞれ 1.44 %, 1.26 %, 1.59 % の振幅をもっていることがわかる。

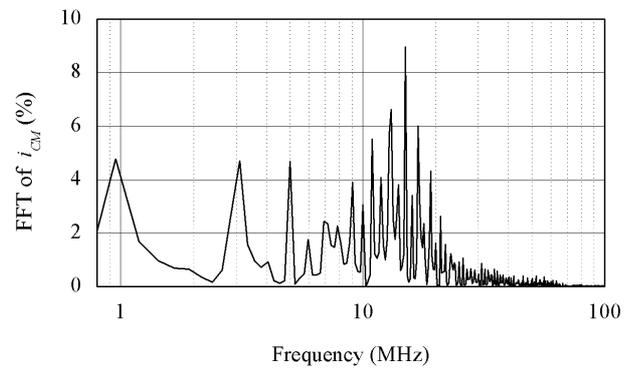
比較として、上下アームの駆動回路用絶縁電源を表 1 に示す商用電源トランスに置き換えて同様の実験を行った。ここでは +8 V, -8 V を得るために 2 個のトランスを用いた。図 12(a)に出力電圧 v_{out} と下アームについて観測したコモンモード電流 i_{CM} の波形を示す。図 12(b)はコモンモード電流の FFT 解析結果である。同図よりコモンモード電流のピーク値は 2.9 A であり、図 11(a)のコモンモード電流と比較すると約 4 倍となっていることがわかる。また、15 MHz の周波数成分を最大振幅とし、この周波数以外に 11 MHz, 13 MHz, 17 MHz の周波数成分がそれぞれ 5.53 %, 5.71 %, 6.02 % となっている。図 11(b)の FFT 解析結果と比較すると、20 MHz 以上の周波数成分は減衰しているが、これは一次、二次間の寄生容量が大きな商用電源トランスを用いたことで、回路中の高周波共振が減少したためと考えられる。

6. あとがき

本稿では、超高速スイッチング素子用の駆動回路に着目し、高周波 EMI ノイズ対策の検討とその効果について実験検証を行った。主素子の高 dv/dt スwitching動作によって高周波 EMI ノイズの伝播経路になるトランス一次、二次間の寄生容量を簡単なトロイダルマルチコアトランスを用いることにより低減した。一般的な商用電源トランスは一次、二次間の寄生容量が 100 pF 程度と大きい、トロイダルマルチコアトランスでは 6 個並列接続しても 22 pF まで低減することができる。また、駆動回路を 1 MHz ハーフブリッジ



(a) 出力電圧 v_{out} とコモンモード電流 i_{CM}



(b) コモンモード電流 i_{CM} の FFT 解析

図 12 商用電源トランスを用いた場合のコモンモード電流

Fig. 12. Common-mode current when using standard utility power transformer.

(a) Output voltage and common-mode current.

(b) FFT analysis result of common-mode current.

インバータに用いてその動作検証を行い、駆動回路内のコモンモード電流を実際に確認した。その結果、トロイダルマルチコアトランスを採用することにより、コモンモード電流のピーク値を 1/4 以下に抑制することができた。このことは、逆に 4 倍のスイッチング速度をもつ主素子にも対応できることを意味しており、近い将来実用化される SiC-MOSFET にも適用することが可能と思われる。

文 献

- (1) T. Takeshige, T. Noguchi : "Implementation and Operating Characteristics of 2-MHz Inverter Using High-Speed MOSFETS", *IEEJ, SPC-04-56* (2004-1)
竹重, 野口 : 「超高速 MOSFET を用いた 2MHz インバータの実装と動作特性」, 電学 SPC, SPC-04-56 (2004-1)
- (2) K. Takao, T. Yatsuo, K. Arai : "High di/dt Switching Characteristics of SiC Schottky Barrier Diode", *Trans. IEEJ*, vol.124-D, no.9, pp.917-923 (2004-9) (in Japan)
高尾, 八尾, 荒井 : 「SiC ショットキーバリアダイオードの高 di/dt スwitching特性」, 電学論 D, 124, 9, 917-923 (2004-9)
- (3) 荒井, 吉田 : 「SiC 素子の基礎と応用」, オーム社